

(5)

第1図は本発明の液晶制御回路のブロック図である。ただし、説明上必要な部分だけが省略されている。このことは以下の図面に対しては同様である。第1図において、101はLV変換器103への入力電圧範囲を規定するためのゲートコントロール回路、102、108はローパスフィルタ、104はフィードバック回路、105はフィールドメモリに格納されたデータを演算し、データメモリの大小および各データ間の大きさの差などを演算する演算器、106は演算器105の出力結果によりフィールドメモリ104のデータの補正を行なう補正器、107はA/D変換器、109は正極性と負極性のビデオ信号を作る位相分割回路、110はフィールドメモリ104のデータに補正を加え、出力信号を出力する出力制御回路、111はソースドライバIC112および出力ゲートドライバIC113の同期および制御を行なうためのドライバ制御回路である。さらに第2図は、第1図においてフィールドメモリ104、演算器105および補正器106の部分のブロック図である。第2図のうち201、202、203、204はフィールドメモリ205、206、207のうち任意のフィールドメモリとデータ入出力信号線とを接続し、前記メモリ内容の書き込みおよび読み出しができるように設定するフィールドメモリ読み換え回路、208は2つのフィールドメモリ104のデータ内容の差などを求め、またデータの大さきよりデータの補正の可否などを出力する演算器、209は前記演算器の出力結果によりフィールドメモリの内容の差を補正などを行なうデータ補正器、210はデータ補正器がデータ補正のために参照するデータテーブルである。またフィールドメモリに仮想的に210は、たとえば第3図に示すように、 ΔV とデータ d により補正データが参照できるように構成されている。なお、データの計算、比較速度の問題から必要に応じて演算器208またはデータ補正器209内にデータ内容、アドレスなどを一たび記憶するキャッシュメモリなどを付加してもよい。

以下、第1図、第2図および第3図を参照しながら、本発明の液晶制御回路について説明する。まずビデオ信号の液晶コントローラアンプにより、A/D変換の入信値の検出に合うように利用調整が行なわれ、次に前記のビデオ信号はDPF108を通り不必要な高周波成分を除去され、そのうちA/D変換器103でA/D変換された液晶データに印加する電圧に相当するデータはフィールドメモリ切取り回路201により、つまり第1番目のフィールドのデータはフィールドメモリ205に、第2番目のフィールドのデータはフィールドメモリ206に、第3番目のフィールドのデータはフィールドメモリ207に、第4番目のフィールドのデータはフィールドメモリ208に順次格納されていく。ここでは簡単のために、第1番目のフィールドのデータがフィールドメモリ205に、第2番目のフィールドのデータがフィールドメモリ206に、第3番目のデータがフィールドメモリ207に、第4番目のデータがフィールドメモリ208に順次格

10

目のフィールドのデータがフィールドメモリ207に格納されており、かつ次のD/A変換器107に送られるデータの順はフィールドメモリ205、フィールドメモリ206、フィールドメモリ207の順であるとして説明する。

今、D/A変換器へはフィールドメモリ205のデータが転送されている。またD/A変換器203はフィールドメモリ202にデータを書きこんでいる。なお、フィールドメモリ205は05のデータの内容ですでに補正されているものとする。同時に演算器208はフィールドメモリ切替回路202と203によりフィールドメモリ205と206とに接続されており、前記メモリの間一画素に印加する電圧に相当するデータとを比較、演算する。前記演算結果が所定条件を満足するとき、前記画素のフィールドメモリ上のアドレス、データなどをデータ補正器209に転送する。データ補正器209はデータテーブル210を参照し、補正データを探求め、前記補正データはフィールドメモリ206の次の画素に印加するデータが格納されたアドレスに書き込む。この時、前記データには補正したことを示す情報も記録される。具体的にはデータの前記ビットをONにする。この動作を順次フィールドメモリのデータに対して行なう。また前記1つのフィールドに対する動作は、フィールドメモリ205のデータの転送が完了する時に行ないます。したがって、フィールドメモリ205の次のD/A変換器107には補正されたフィールドメモリ206のデータが転送することができる。

時にフィードバックメモリ206のデータが転送されている。演算器208はフィードバックメモリ206と207とに接続されており、前記メモリ207の同一アドレスに印加する電圧に相当するデータと比較、演算する。また、データ補正器209は、フィードバックメモリ207のデータの補正を行なっている。同時にフィードバックメモリ205には順次V/A変換器103でデジタル化したデータが供給される。以上の動作を順次行なうことにより補正されたデータが出力される。知/A変換器107に転送されたデータは、V/A変換器107でアナログ信号となった信号はローパスフィルタ108で不要な高周波成分を除去された後、位相分岐回路109に転送される。以下の動作は従来の液晶制御回路とはほぼ同様であるので、説明を省略する。

以下、図面を参照しながら第1の本発明の液晶パネルの駆動方法の一実施例について説明する。第4図は第1の本発明の液晶パネルの駆動方法の説明図である。第4図は横正の電圧データがフィードバック番号 d_1 から d_7 までの7個に分化している場合を示している。なお、電圧データ d_1 によりソースドライバIC12よりソース信号線に出力される電圧 v_1 または前記電圧 v_1 の印加により得られる液晶の透過量とする。なお、数字の大きさは説明を容易にするために付加したものであり、電圧などの物理的大さを定量的にあらわすものではない。このことは以下での説明でも同様である。同じく電圧データ d_7 により出力される電圧を v_7 、透過量を t_7 とする。

(9)

11

第4図で示すように、電圧 V_{1, V_5} で示す電圧が比較的小さく、つまりコンデンサに近く、かつ $V_5 - V_1 > 0$ なる関係が成り立つ時は液品の立ち上がり速度が速く所定の透過量まで変化するのに長時間を要する。たとえば一例として、2N液品を反射モードで用い、かつ印加電圧を液品の透過量を透過させない最小電圧値（以後、黒レベル電圧と呼ぶ）(1)が32.0V、液品が最大量の光を透過させる最大の電圧(2)が92.0V、白レベル電圧と呼ぶ)が33.5Vの液品がパネルに用いられて、印加電圧 V_1 を2.0V、変化した電圧 V_5 を2.5Vとすると所定の透過量になる時間は約70~100msecである。したがって、応答に要する時間は2フィードド以上となる。画素の応答遅延が顕著する。この応答時間は V_5 が大きくなるほど小さくなり、2フィードド内の33msec以内に収まるようになる。

このように電圧 V_G が所定値より小さい時は電圧 V_5 を印*

$$R = \frac{AV^2 - B}{AV}$$

ただし、Rは希望の画像表示状態により定められる応答時間であり、1フィールドの駆動倍の時間である。前述の液晶パネルの場合、たとえば駆動V₁として3.0~3.5μsecを印加することにより20~30msecに応答時間を改善できる。

第6図は他のデータの補正の一例である。第6図にお
ける補正前の電圧データをフィードバックで、 V_{D1} 、 F_2 で D_5 、 F_4 で D_{10} 、 F_5 以後で D_7 とする。なお、比較すべ
き所定値を D_{11} とする。この例の場合、まず F_1 の D_{10} と F_2
の D_5 のデータにより $D_9 - D_{11} > 0$ かつ D_8 が所定値 D_{11} より
小さいことがわかる。そこでデータテーブルなどから補
正データ D_7 を求め F_3 の D_7 が D_{10} に補正される。次に F_2 の D_7
と F_3 の D_8 が比較され、 $D_9 - D_{11} > 0$ かつ D_8 が所定値 D_{11} よ
り小さいことがわかる。そこで、データテーブルより補
正データ D_{10} を求め F_3 の D_8 が D_{10} に補正される。次に F_3 の
 D_{10} と F_5 の D_{15} が比較される。この場合、 $D_{15} - D_{10} > 0$ で
あるが D_{15} が所定値 D_{11} より大きいのでデータテーブルは行
なわれない。したがって、 F_4 の D_{10} は D_{10} のままである。
以上のようにして順次電圧データは補正され、第6図の
補正電圧データ群のようになり、同図のような印加電圧
が要素に印加される。以上のように電圧データに補正さ
れ、所定の充電時間つづき面素の尾ひきのない映像が得
られる。

以下、図面を参照しながら第1の本発明の液晶パネルの駆動方法の第3の実施図について説明する。第7図(a)、(b)、(c)は第1の本発明の液晶パネルの駆動方法の第3の実施図の説明図である。第7図(a)ではフィールド番号Fで電圧データが U_{01} から U_{015} に、第7図(b)では第7図(a)と同様にフィールド番号F₂で電圧データが U_{02} から第7図(c)と同様に U_{05} に変化している。しかし、液晶の透過量は第7図(c)の場合

12

加するフィールド F_d で電圧 V_d よりも高い電圧が印加されるように電圧データを補正する。具体的に交流電圧制御回路によりフィールド F_3 と F_4 のデータを比較したとき、当該画素の電圧変化量がわかるため、データ補正回路209によりフィールドメモリー F_d のデータを D_0 から D_1 に補正する。その時のデータの狀態と第4図の補正電圧データの欄に示す。

ソースドライバ12はフィードバック電圧 V_{FB} を前記補正電圧デコーダ7によりソース電圧 V_{DS} に等しい電圧を印加する。したがって、電圧の立ち上がり特性は改善され、 F_{id} を示す1フィードバック内で所定の過渡電圧が得られる。なお、補正電圧デコーダ7つまり電圧の立ち上がり時の応答性を改善するために印加する電圧 V_{FB} は、柔軟などにより下記(1)式のA、B、Cの定義を求むることにより得られる。

...

はフィールド番号 F_4 で所定電圧の透過量 T_{15} になっているが、第7図(b)ではフィールド番号 F_4 内の時間では所定電圧の透過量 T_{15} となっており、これに流電の応答性は目録透過量になっている、現在印加されている電圧と同期目標透過量に異なるための印加電圧の電圧と電圧とにより変化に要する時間が異なるためである。たとえば、前述の液晶パネルなどの仕様では、印加電圧が2Vから3Vに変化したときに指定の透過量になるまで40~50 msecを要する。したがって、電位差IV (2~3V)の時は液晶の応答性が遅いため電圧データは20~30msecで応答する。そこで、第1の本発明の液晶パネルの駆動方法の第2の実施例では第7図(c)で示すように、データデータのデータと0から補正データ 0_{17} を求め、フィールド番号 F_4 に印加されながら 0_{17} に補正する。このように現在画素の電圧値以上の時は、電圧と 0_{17} に補正を行なう。第7図

(c) の場合は、印加電圧 V_{15} が印加されるフィールド数によって、画面に前記電圧の表示範囲が変更され、フィールド番号ごとにより電圧の表示範囲が V_{15} が得られる。なお、前述第1の F_{14} で所定値の透過度 T_{15} が得られる。また、前述第2の本発明の液晶パネルの駆動方法の第1の実施例と第2の実施例の液晶パネルの駆動方法を組みあわせる、つまり現在画面に印加されている第1の電圧と次に印加する第2の電圧の電圧変動および第2の電圧の大きさににより、補正データを作成することにより、更に最適な液晶パネルの駆動方法が行なわれることは言うまでもない。

以下、図面を参照しながら第2の本発明の液晶パネルの駆動方法の一実施例について説明する。第8図

(a)、(b)は第2の本発明の液晶パネルの駆動方法の説明図である。第8図(a)ではフィールド番号 F_n で

(9)

17

イールドメモリ1005と1006間を比較、処理するとしたがこれに限定されるものではなく、たとえばフィールドメモリ1005と1007間を比較、処理しても同様の効果が得られることは明らかである。このことは本発明の液晶パネルの駆動方法についても言うことができる。

また本発明の実施例においては、フィールドメモリ間の同一画面に印加する電圧データを比較、処理するとしたがこれに限定されるものではない。これは映像表示の場合、任意の画面とその近傍の画面との電圧データはきわめて似かよっているため、たとえば第1フィールドメモリ間の電圧データと第2フィールドの補配画面に隣接した画面の電圧データを比較、処理しても同様の効果が得られることは明らかである。

さらに、図面を参照しながら第3の本発明の液晶制御回路および第4の本発明の液晶パネルの駆動方法について説明する。まず、第3の本発明の液晶制御回路の一実施例について説明する。第15図は本発明の液晶制御回路のブロック図である。第15図において、1501はA/D変換器1503への入力電圧範囲を提供するためのゲインコントロール回路、1502、1506はローパスフィルタ、1504はデータ処理ブロックであり、より具体的には第16図に示す、1505はD/A変換器、1507は正確性と不確性のビデオ信号を作る位相分割回路、1508はフィールドごとに極性が反転した交流ビデオ信号を出力する出力切り換え回路、1509は同期および制御を行なうためのドライバIC151の同期および制御を行なうためのドライバ制御回路である。さらに、第16図において1601はフィールドメモリ1およびフィールドメモリ2を具備するフィールドメモリブロック、1602はフィールドメモリ1または2を選択し、アドレスカウンタの指示アドレスにしたがって選択し、アドレスカウンタの指示アドレスにしたがってフィールドメモリ1/A変換器1603でデジタル化したデータを、1505の示す電圧入力手段、1603は内部のアドレスカウンタの指示アドレスに従ってフィールドメモリ1および2の同一アドレスのデータを読み出し、比較処理し、データテーブル1604を用いて理想の透過率と予測される実際の透過率の差を求める機能および前記透過率の差が所定閾値よりも大きいときフィールドメモリ1または2の前記アドレスのデータを補正する機能および補正したことを記録する機能を有するデータ処理手段である。また、1604は2つのアドレスの2つのデータにもとづき、前述の透過率の差および必要に応じて補正データをデータ処理手段1603に出力するデータテーブル、1605はフィールドメモリ1または2を選択し、アドレスカウンタの指示アドレスにしたがってフィールドメモリのデータを順次読み出し、D/A変換器1505に送出するデータ出力手段である。

なお、第16図においては1つのフィールドメモリブロックに対して1つのデータ処理手段を用いる例で説明したが、1フィールドあたりの画面データは非常に多いため、1フィールドに対応するフィールドメモリを複数備え、1フィールドに対応するフィールドメモリを複数備

18

ロックに分割し、各ブロックごとにデータ処理手段を設け並列処理を行なってもよい。また必要に応じてデータ入力手段1602およびデータ出力手段1605も複数設けて並列入出力処理を行なう。

以下、第18図および第19図を参照しながら本発明の液晶制御回路について説明する。まず、ビデオ信号はゲインコンントロールアンプ150によりA/D変換器の入力信号範囲に合うように利用調整が行なわれる。次に前記信号はローパスフィルタ1503を通り不必要な高周波成分を除き、去されたものもA/D変換器1503でA/D変換される。前記A/D変換された画面に印加する電圧に相当するデータはデータ入力手段1602にはいる。データ入力手段1602ではフィールドごとにフィールドメモリ1または2を選択し、アドレスカウンタの指示アドレス値に従ってフィールドメモリに書きこむ。一方データ出力手段1605はデータ入力手段1602が選択している他方のフィールドメモリを選択し、内部のアドレスカウンタの指示アドレス値にしたがって、フィールドメモリからデータを順次読み出し、D/A変換器1505に転送する。今、ことで説明を容易にするために、現在フィールドメモリ1にはフィールド番号2のデータが書きこまれており、フィールドメモリ2にはフィールド番号3のデータが書きこまれているとする。また、データ入力手段1602はフィールドメモリ2を選択し、前記アドレスカウンタ（以後、入力カウンタと呼ぶ）はアドレス3を、データ出力手段1605はフィールドメモリ1を選択し、前記アドレスカウンタ（以後、出力カウンタと呼ぶ）はアドレス1を、データ処理手段1603はアドレスカウンタ（処理カウンタと呼ぶ）はアドレス2を指しているとして説明する。

以上のように前述の状態ではフィールドメモリ2のアドレス3のデータが入力されており、フィールドメモリ1のアドレス1のデータが読み出され、フィールドメモリ1および2のアドレス2の内容が読み出され処理されている。また、前記の3つのカウンタはクロックに同期して同時にカウントアップされる。データ処理手段1603はフィールドメモリ1のアドレス2のデータ v_1 およびフィールドメモリ2のデータ v_2 を読み出す。前記データはデータテーブル1604に転送される。するとデータテーブル1604は前記データに基づき、透過率の差を算出。所定閾値以下の場合はそのまなにも行わず、処理カウンタは1アドレスアップしアドレス3を指す。同時に、出力カウンタはアドレス2を、入力カウンタはアドレス4を指す。なお、ここでのいう所定閾値とは2つある。仮にこれを第1閾値、第2閾値と呼ぶ。これらはともに透過率の差と比較するための閾値であるが、第1閾値は透過率の差が前記閾値をこえるとき、現在データ処理手段1603が処理を行なっているアドレスのデータをただちに補正するためのものであり、第2閾値は複数フィールドにわたって同一アドレスのデータをデータ処理手段1603が処理したとき、複数前回前記閾値をこえるときに現在処理を

(10)

19

行なっているアドレスのデータを補正するためのものである。

以上のように、3つのカウンタは順次アドレスのアップを行ない、フィールドメモリのデータは処理されている。今、処理カウンタがアドレス4を指しているとする。するとデータ処理手段1603はフィールドメモリ1のアドレス4のデータ v_1 およびフィールドメモリ2のアドレス4のデータ v_2 を読み出し、データテーブル1604に転送する。仮に前記データの大ききおよびデータの大きき v_2 からデータ v_1 に対応する印加電圧 v_{12} の差が大きいとする。つまりデータ v_2 に対応する印加電圧が大きいとする。透過率の差が第1閾値 v_{12} を超えれば、データテーブル1604は透過率の差および補正値たとえ電圧データ v_1 をデータ処理手段1603に送出する。データ処理手段1603は前記透過率の差が第1閾値を超えたと判断した場合、フィールドメモリ2のアドレス4のデータ v_2 を v_{12} に補正し、また補正値に第1閾値を超えた場合補正したことを示すデータ v_1 、たとえば1をビットの所定ビット位置にフラグを設けて前記フラグに書き込む。なお、具体的に補正値は設けず、データの値を超えた場合補正したことを示すデータ v_1 、たとえば1をビットの所定ビット位置にフラグを設けて前記フラグに書き込む。以上、この場合、第16図に示す補正値に要するメモリは必要でない。本実施例ではデータ処理手段1603で透過率の差が第1閾値を超えたと判定したが、この処理はデータテーブル1604にあらじも記録しておき、2つのデータが与えられることにより、データテーブル1604から直接補正値と第1閾値を超えたという情報をデータ処理手段1603に送出してもよい。以上のことは以下の説明でも同様である。以上の処理が終了すると3つのカウンタはアドレスアップを行なう。

次にデータ処理手段203はフィールドメモリ1のアドレス5のデータ v_1 およびフィールドメモリ2のアドレス5のデータ v_2 を読み出し、データテーブル1604に転送する。仮に前記データの大ききおよびデータの大きき v_2 からデータ v_1 に対応する印加電圧 v_{12} の差が大きいとする。つまりデータ v_2 に対応する印加電圧 v_1 からデータ v_2 に対応する印加電圧 v_{12} の変化に液晶が比較的大きいとする。つまりデータ v_2 に対応する印加電圧 v_1 からデータ v_2 に対応する印加電圧 v_{12} の変化に液晶が追従できず、透過率の差が第1閾値 v_{12} を超えないが第2閾値を超えたとする。すると、データテーブル1604は透過率の差または第2閾値を超えたとおおよそ補正値をデータ処理手段1603に送出する。データ処理手段1603はフィールドメモリ1のアドレス5の補正値がデータが書きこまれているかいないかで2通りの処理をする。

まず、フィールドメモリ1の補正値に前回のフィールド間の処理で第2閾値を超えたとデータ補正を行なわなかったことが記録されている場合は、フィールドメモリ2の現在処理アドレスのデータを補正し、かつデータ補正をした旨を補正値に記録する。逆にフィールドメモリ1の補正値に何も記録されていない場合は第1または第2閾値を超えデータ v_1 を補正した場合は、フィールドメモリ2のアドレスのデータは補正せず、補正値に第2閾値を超えたことのみを書き込む。つまり現在、フィ

20

ールド番号2と3間のデータ処理を行なっているとすると、前回のフィールド番号1と2間のデータ処理を行なった時、フィールド番号2のデータ補正を行なっているかどうかで処理方法が異なる。このように第1閾値は1回でも前記閾値を超えたと判定された場合はデータ補正を行ない、第2閾値は2回連続して前記閾値を超えたと判定された場合はデータ補正を行ない、第16図に示す例ではフィールドメモリ1のアドレス5の補正値に何も書きかれていないため、フィールドメモリ2のアドレス5のデータは補正せず補正値に第2閾値を超えたことを、たとえば2を書き込み、以上の処理をすべてのアドレスに対して行なう。次のフィールド番号4でも同様の処理を行なう。つまり、フィールド番号4のデータはデータ入力手段1602によりフィールドメモリ1のアドレス1から順次読み出し、また、データ出力手段1605は補正値などを読み出したフィールド番号3のデータをフィールドメモリ2のアドレス4から順次読み出す。また、データ処理手段1603はフィールドメモリ1と2のデータを順次読み出し処理を行なう。当然ながら各3つのアドレスカウンタは同期し、アドレスが重ならないように制御される。

以下、図面を参照しながら第4の本発明の液晶パネルの駆動方法の説明を行なう。なお、第17図においては、補正データ値は本発明の液晶制御回路によりフィールド番号 F_2 のデータを v_1 から v_2 に補正したところを示している。また、印加電圧は補正データに与えられる液晶の印加電圧を、透過率に依りて、実験で理想透過率曲線を、点線が補正された印加電圧による実際の透過率曲線を示している。

電圧データは当初フィールド番号 F_1 の v_1 からフィールド番号 F_2 の v_2 に変化していたため、データ処理手段1603で透過率の差が第1閾値を超えたと判定され、フィールド番号 F_2 のデータが v_1 に補正されている。先に述べたように、液晶の応答速度は第5図に示すようにほぼ印加電圧の2乗に逆比例するため、液晶の立ち上がりが遅い時は所定値よりも絶対値が大きい電圧を印加することににより改善できる。このように印加電圧を補正することによって映像表示のおくれがなくなり良好な画像品位が得られる。

以下、第4の本発明の液晶パネルの駆動方法の第2の実施例について説明する。第18図、第19図、第20図は本発明の液晶パネルの駆動方法を説明するための説明図である。今、第18図に示すように印加電圧が $v_1-v_2-v_3-v_4-v_5$ と変化する場合は、透過率の差は理想的に印加電圧に追従し、下段の理想の透過率曲線となるはずであるが、液晶の応答性が遅いために、透過率の差はフィールド番号 F_2 でも大きき、フィールド番号 F_3 でも大ききとされる。この b_1, c_1 の値は第1閾値より小さいが第2閾値より大きい。このように、複数フィールドにわたって透過率の差が生じると、画像の尾ひれが生じ、画像品位が劣化する。そこで本発明の液晶制御回路に

(11)

21

より、第19図の補正電圧データの値を示すように、フィールド番号 f_3 のデータを 0_3 に補正する。つまり、フィールド番号 f_3 から f_2 で通過率の差が第2図を越え、かつフィールド番号 f_2 から f_3 でも通過率の差が第2図を越えることが予測されるためデータ補正を行なっている。このようにデータ補正を行ない、印加電圧をフィールド番号 f_3 で 0_3 を印加することにより液晶の応答時間が改善され、画像のぼけなどが生じにくくなり、画像品質が向上する。このように、複数フィールドにわたる通過率の変化を考慮して電圧データを補正するのは、第20図のようにフィールド番号 f_3 のデータ 0_3 のようなノイズなどにより電圧データに異常な電圧データが含まれ、前記異常電圧データをもとに通過率の変化に追従することを防止するためである。つまり、電圧データの補正が行なわれなければ液晶の応答時間は遅いためにロウパスフィルタの効果があるため点線のようになり、異常電圧などを除去できる。また補正は複数フィールドにわたる液晶の通過率を考慮して行なうため、データ補正を最速で行なうことにより過補正が少なくなり、良好な画質が得られる。

なお、第4の本発明の第1の実施例の液晶の駆動方法と第2の実施例の液晶の駆動方法を組みあわせると、一層最適な液晶パネルの駆動方法を行なえることが言える。

また、本実施例においては1フィールド内だけのデータを補正するが、これに限定するものではなく、たとえ液晶の特性および必要画像表示状態を考慮して複数のフィールドにわたるデータを補正してもよい。

また、本発明の液晶制御回路においては2つのフィールドメモリを使用するがこれに限定するものではなく、たとえば3つ以上のフィールドメモリを用いても同様の処理を行なえる。また、バイパスイン処理を行なうことにより1つのフィールドメモリによる構成も可能である。また、本実施例においては同一画素への電圧データを処理してデータを補正するが、これに限定するものではなく、たとえば映像の場合、任意の画素に印加する電圧データと次のフィールドでの前記の画素の近傍の画素に印加する電圧データとを処理しても同様の処理を行なえることは言うまでもない。また、本発明の液晶制御回路において、電圧データをD/A変換してソースドライバICに入力するが、ソースドライバICがデジタルデータ入力方式の場合は、D/A変換することなく、そのままソースドライバICに電圧データを転送すればよい。

なお、第2図、第10図においてはフィールドメモリを複数利用しているが、本発明はこれに限定するものではない。たとえば、バイパスイン処理技術を用いることにより1個あるいは2個のフィールドメモリで同様の機能

22

を有する液晶制御回路を構成できることは明らかである。

また、第1、第2、第3および第4の本発明の液晶パネルの駆動方法を最速に組み合わせることにより、より最適な液晶パネルの駆動方法を実現できることは言うまでもなく、また、第1、第2および第3の本発明の液晶制御回路を最速に組み合わせることで、より最適な液晶制御回路を実現できることは言うまでもない。

以上の説明で明らかなように、本発明の液晶パネルの駆動方法および液晶制御回路を用いることにより、液晶の立ち上がり、つまり目覚め遅延に起因する応答時間の短縮が可能である。したがって、画像のぼけなどがあわれまることがなく、良好な映像が得られる。このことは液晶パネルの画素が大型化、高解像度になるにつれて著しい効果としてあらわれる。

【図面の簡単な説明】

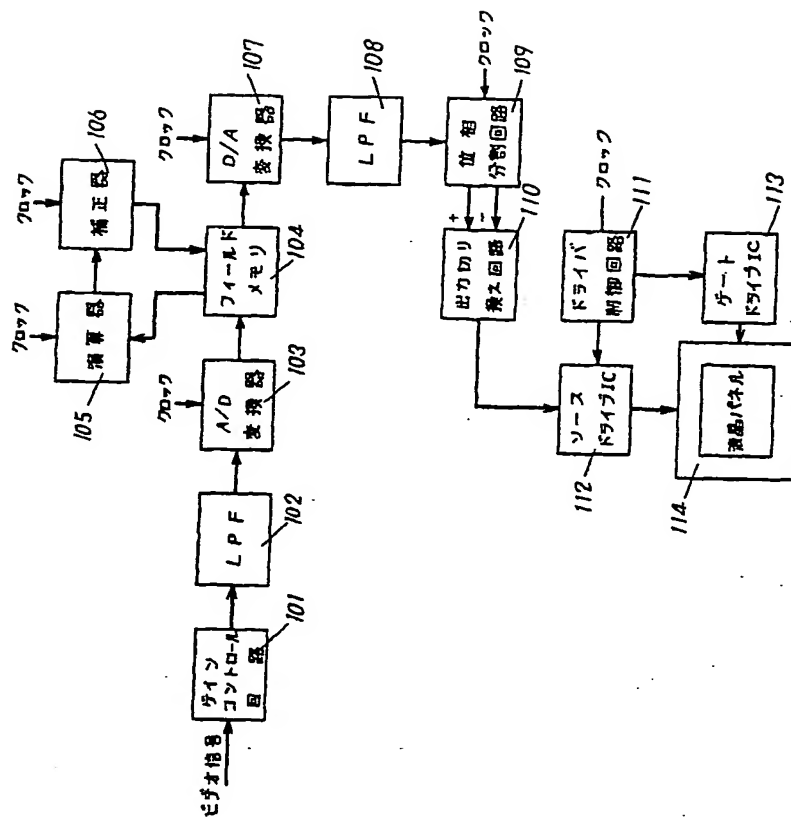
第1図、第2図は第1の本発明の液晶制御回路のブロック図、第3図はデータテーブル図、第4図、第5図は第1の本発明の液晶パネルの駆動方法の説明図、第6図は液晶の印加電圧と応答時間の特性図、第7図(a)、(b)、(c)、第8図は第1の本発明の液晶パネルの駆動方法の第2の実施例における説明図、第9図

(a)、(b)は第2の本発明の液晶パネルの駆動方法の説明図、第10図は第2の本発明の液晶制御回路のブロック図、第11図は第3の本発明の液晶パネルの駆動方法の説明図、第12図、第13図、第14図は第3の本発明の液晶パネルの駆動方法の第2の実施例における説明図、第15図、第16図は第3の本発明の液晶制御回路のブロック図、第17図、第18図、第19図、第20図は第4の本発明の液晶パネルの駆動方法の説明図、第21図はアクティブマトリックス型液晶パネルの構成図、第22図は従来の液晶制御回路のブロック図、第23図、第24図は従来の液晶パネルの駆動方法の説明図である。

101, 1001, 1501.....ゲインコントロール回路、102, 108, 1002, 1012, 1502, 1506.....ローパスフィルタ、103, 1003, 1503.....A/D変換器、104, 205, 208, 207, 1004, 1005, 1006, 1007.....フィールドメモリ、105, 208, 1008.....演算器、106, 209, 1009.....補正器、107, 1011, 1505.....D/A変換器、109, 1013, 1507.....位相分割回路、110, 1014, 1508.....出力切り換え回路、111, 1015, 1509.....ドライバ制御回路、112, 1016, 1510.....ソースドライバIC、113, 1017, 1511.....ゲートドライバIC、114, 1018, 1512.....液晶パネル、201, 202, 203, 204.....フィールドメモリ切り換え回路、210, 301, 1010.....データテーブル、1504.....データ処理ブロック、1601.....フィールドメモリブロック、1602.....データ入力手段、1603.....データ処理手段、1604.....データテーブル、1605.....データ出力手段。

(12)

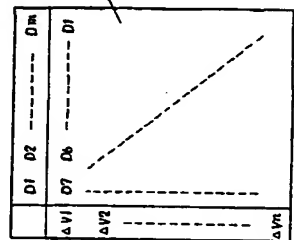
【第1図】



【第4図】

【第3図】

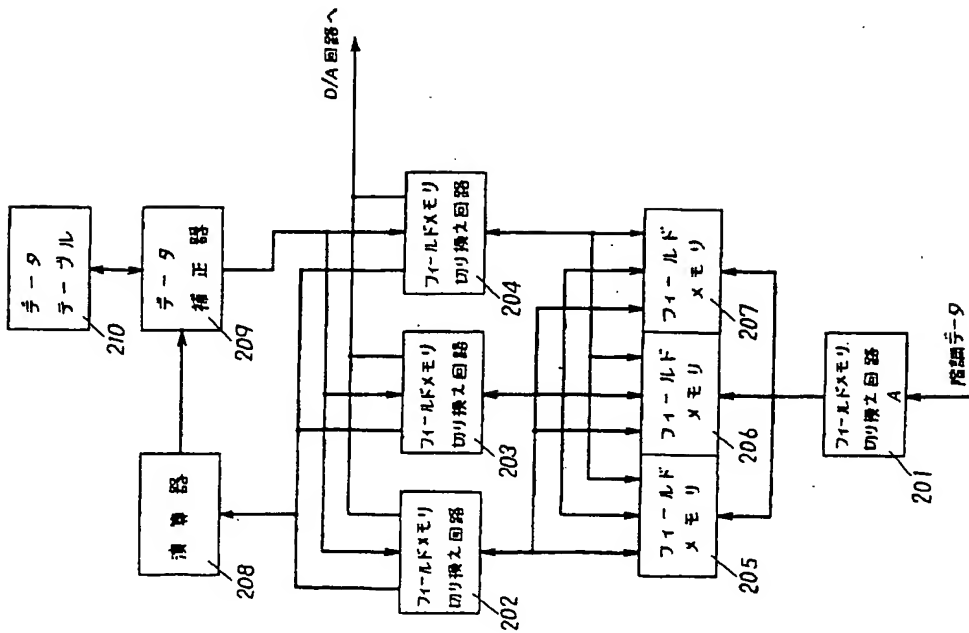
301 ... データテーブルフィールド番号



PI	F2	F3	F4	F5	F6	F7
01	02	03	04	05	06	07
08	09	10	11	12	13	14
15	16	17	18	19	20	21
22	23	24	25	26	27	28
29	30	31	32	33	34	35
36	37	38	39	40	41	42
43	44	45	46	47	48	49
50	51	52	53	54	55	56
57	58	59	60	61	62	63
64	65	66	67	68	69	70
71	72	73	74	75	76	77
78	79	80	81	82	83	84
85	86	87	88	89	90	91
92	93	94	95	96	97	98
99	100	101	102	103	104	105
106	107	108	109	110	111	112
113	114	115	116	117	118	119
120	121	122	123	124	125	126
127	128	129	130	131	132	133
134	135	136	137	138	139	140
141	142	143	144	145	146	147
148	149	150	151	152	153	154
155	156	157	158	159	160	161
162	163	164	165	166	167	168
169	170	171	172	173	174	175
176	177	178	179	180	181	182
183	184	185	186	187	188	189
190	191	192	193	194	195	196
197	198	199	200	201	202	203
204	205	206	207	208	209	210
211	212	213	214	215	216	217
218	219	220	221	222	223	224
225	226	227	228	229	230	231
232	233	234	235	236	237	238
239	240	241	242	243	244	245
246	247	248	249	250	251	252
253	254	255	256	257	258	259
260	261	262	263	264	265	266
267	268	269	270	271	272	273
274	275	276	277	278	279	280
281	282	283	284	285	286	287
288	289	290	291	292	293	294
295	296	297	298	299	300	301

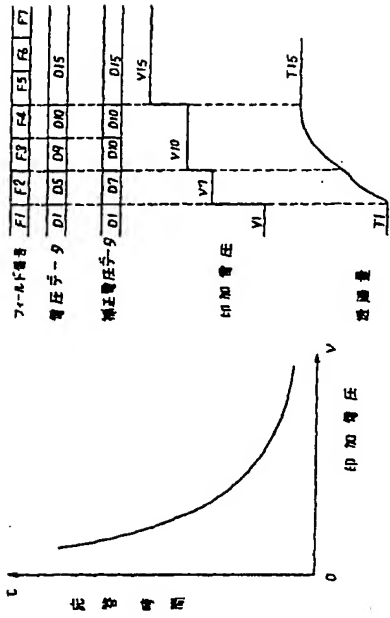
(13)

【第2図】

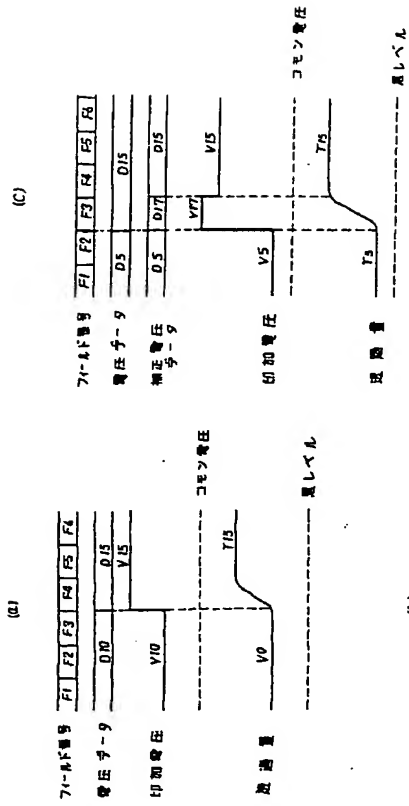


(14)

【第5図】

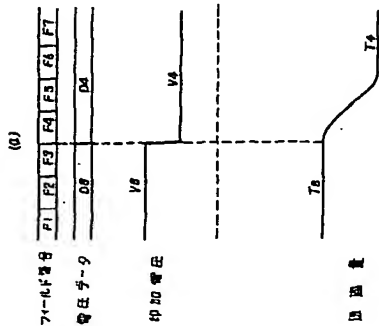


【第7図】

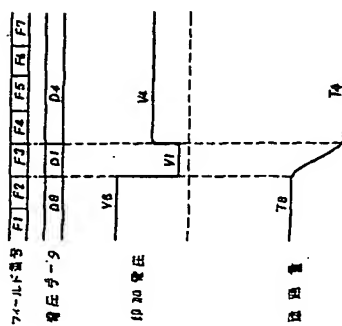


(15)

【第 8 図】

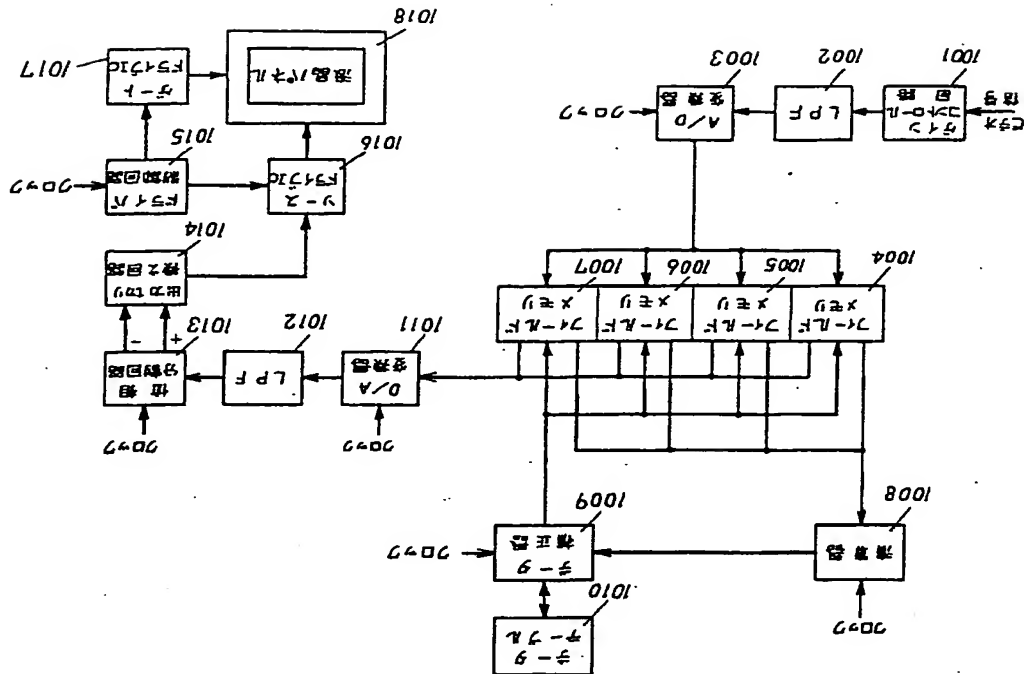


(b)



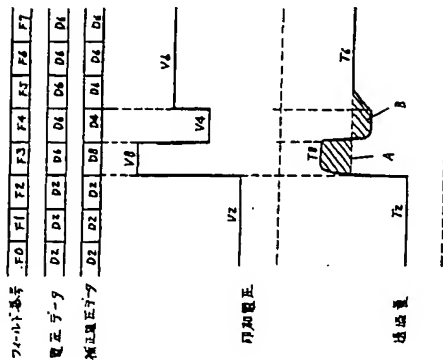
(16)

【第 10 図】

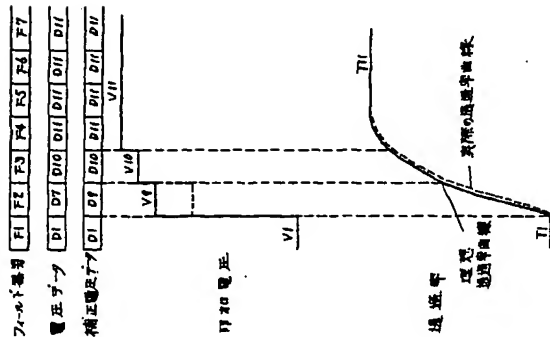


(17)

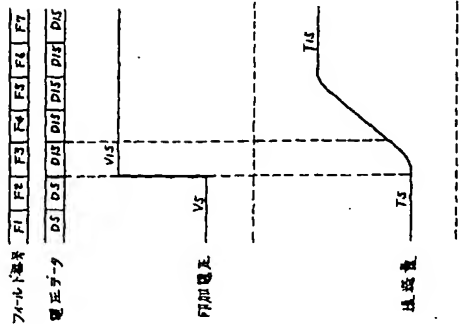
【第 11 図】



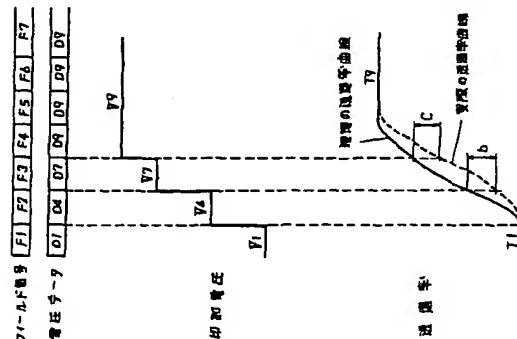
【第 17 図】



【第 13 図】

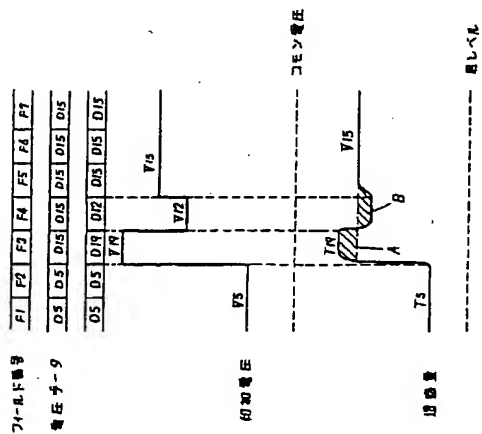


【第 18 図】

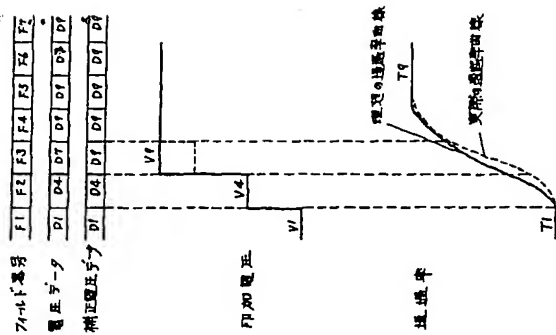


(18)

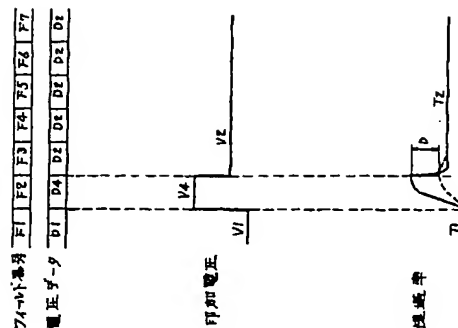
【第 14 図】



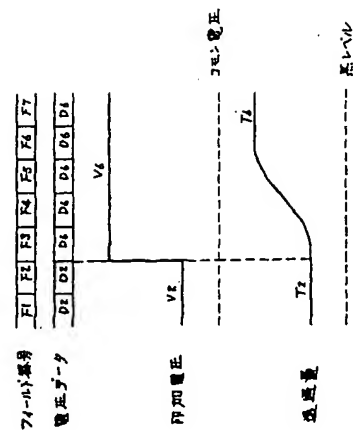
【第 19 図】



【第 20 図】

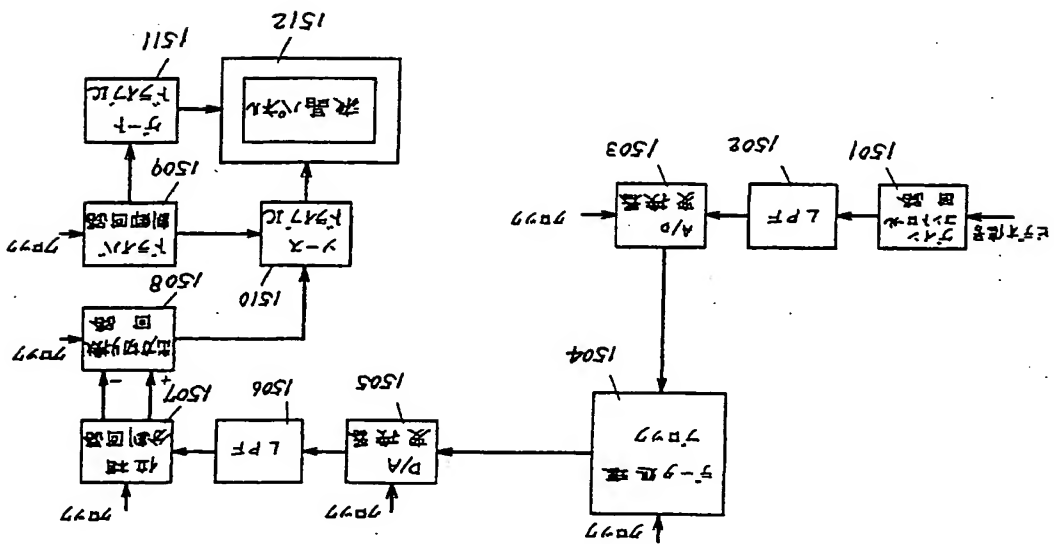


【第 23 図】



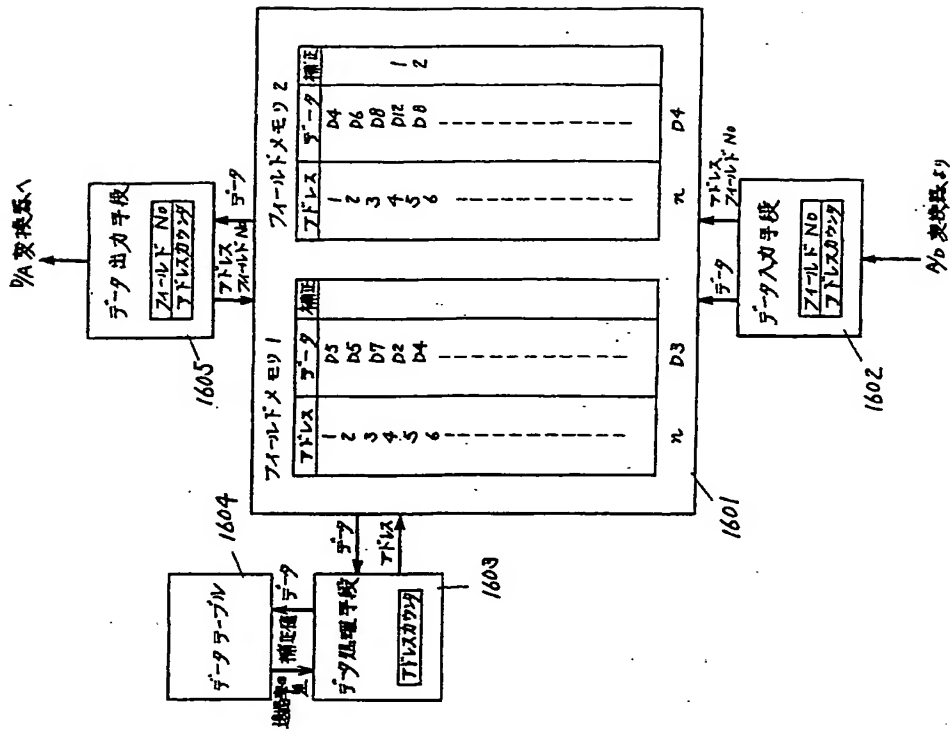
(19)

【第15図】



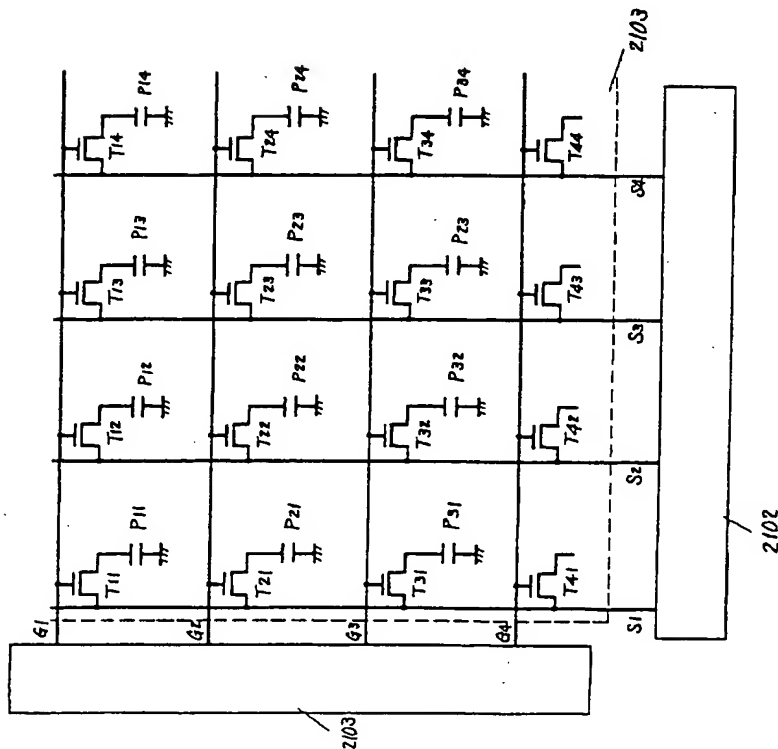
(20)

【第16図】

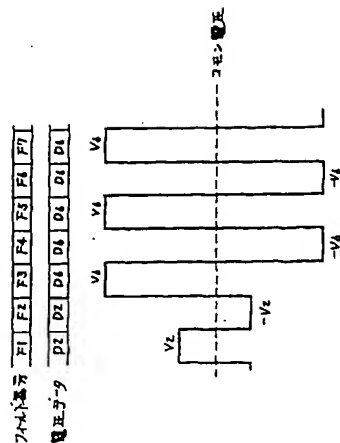


(21)

【第21図】

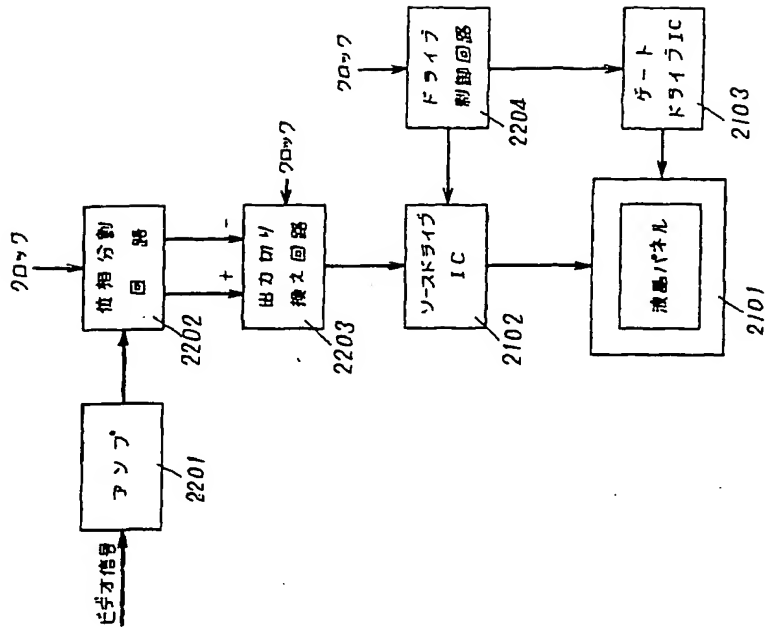


【第24図】



(22)

【第22図】



フロントページの続き

(56) 参考文献
特開 昭64-10299 (J P, A)
特開 昭57-133487 (J P, A)
特開 昭59-171929 (J P, A)

THIS PAGE BLANK (USPTO)